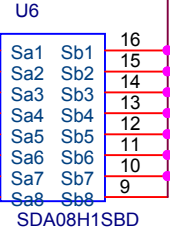


Set unique 8-bit ID for LArPix chip
(VSSD=0, VDDD=1)

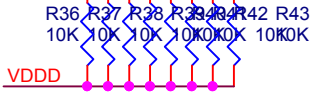
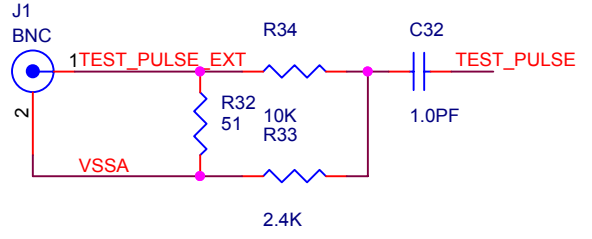
Optional connection to external monitor line

External test pulse circuit connected to one LArPix channel

- CHIP_ID_0
- CHIP_ID_1
- CHIP_ID_2
- CHIP_ID_3
- CHIP_ID_4
- CHIP_ID_5
- CHIP_ID_6
- CHIP_ID_6



- VSSA 100
- VREF 99
- VDDA 98
- VCM 97
- VDDPST 96
- VSSA 94
- VSSD 93
- CLK_2X 92
- VDDD 91
- VSSD 90
- EXTERNAL_TRIG 89
- VSSD 88
- MOSI_A 87
- VSSD 86
- RST_N 85
- VSSD 84
- VDDD 83
- VSSD 82
- VSSA 81
- VSSA 80
- TESTTBJ_B 79
- TESTTBJ_E 78
- ADC_TEST_IN 77
- VCM 76
- VDDA 76



- VSSA 1
- VSSA 2
- VSSA 3
- VSSA 4
- VSSA 5
- VSSA 6
- VSSA 7
- VSSA 8
- VSSA 9
- VSSA 10
- VSSA 11
- VSSA 12
- VSSA 13
- VSSA 14
- VSSA 15
- VSSA 16
- VSSA 17
- VSSA 18
- VSSA 19
- VSSA 20
- VSSA 21
- VSSA 22
- VSSA 23
- VSSA 24
- VSSA 25
- VSSA 13
- VSSA 14
- VSSA 15
- VSSA 16
- VSSA 17
- VSSA 18
- VSSA 19
- VSSA 20
- VSSA 21
- VSSA 22
- VSSA 23
- VSSA 24
- VSSA 25
- VSSA 26
- VSSA 27
- VSSA 28
- VSSA 29
- VSSA 30
- VSSA 31
- VSSA 32
- VSSA 33
- VSSA 34
- VSSA 35
- VSSA 36
- VSSA 37
- VSSA 38
- VSSA 39
- VSSA 40
- VSSA 41
- VSSA 42
- VSSA 43
- VSSA 44
- VSSA 45
- VSSA 46
- VSSA 47
- VSSA 48
- VSSA 49
- VSSA 50
- VSSA 51
- VSSA 52
- VSSA 53
- VSSA 54
- VSSA 55
- VSSA 56
- VSSA 57
- VSSA 58
- VSSA 59
- VSSA 60
- VSSA 61
- VSSA 62
- VSSA 63
- VSSA 64
- VSSA 65
- VSSA 66
- VSSA 67
- VSSA 68
- VSSA 69
- VSSA 70
- VSSA 71
- VSSA 72
- VSSA 73
- VSSA 74
- VSSA 75
- VSSA 76
- VSSA 77
- VSSA 78
- VSSA 79
- VSSA 80
- VSSA 81
- VSSA 82
- VSSA 83
- VSSA 84
- VSSA 85
- VSSA 86
- VSSA 87
- VSSA 88
- VSSA 89
- VSSA 90
- VSSA 91
- VSSA 92
- VSSA 93
- VSSA 94
- VSSA 95
- VSSA 96
- VSSA 97
- VSSA 98
- VSSA 99
- VSSA 100

U1
QFP-100pin Socket
Socket

Title		
<Title>		
Size	Document Number	Rev
A	<Doc>	<RevCod
Date:	Thursday, May 16, 2019	Sheet 1 of 1